

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005年10月20日 (20.10.2005)

PCT

(10) 国際公開番号  
WO 2005/098801 A1

(51) 国際特許分類<sup>7</sup>:  
H05B 33/26, G02F 1/1343

G09F 9/00, 9/33,

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 石塚 淳夫  
(ISHIZUKA, Atsuo) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP). 坂本 義明 (SAKAMOTO, Yoshiaki) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP). 山口 久 (YAMAGUCHI, Hisashi) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).

(21) 国際出願番号:

PCT/JP2005/004471

(22) 国際出願日: 2005年3月14日 (14.03.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

PCT/JP2004/004670

2004年3月31日 (31.03.2004) JP

(71) 出願人(米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

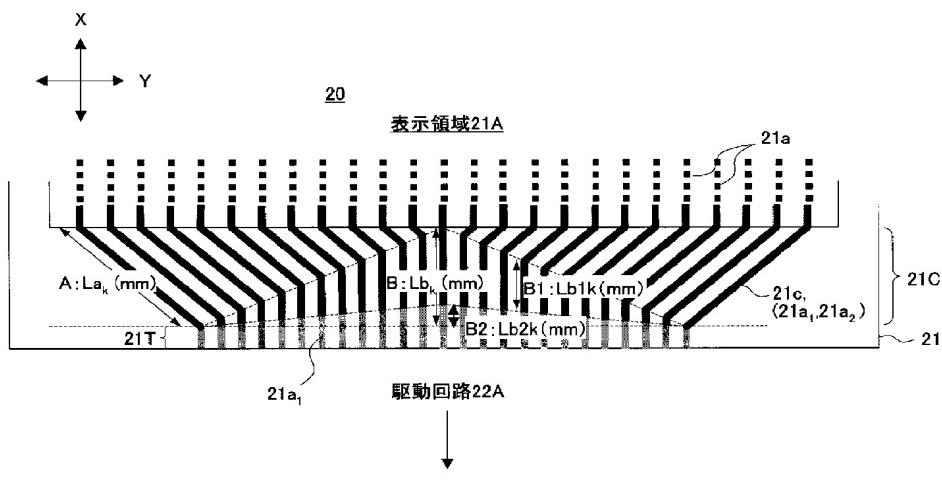
(74) 代理人: 伊東 忠彦 (ITO, Tadahiko); 〒1506032 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,

/続葉有/

(54) Title: DISPLAY

(54) 発明の名称: 表示装置



21A... DISPLAY REGION

22A... DRIVE CIRCUIT

(57) **Abstract:** A display comprises a substrate, a first group of electrodes arranged adjacently to the substrate and composed of electrode patterns extending in a first direction, a second group of electrodes arranged adjacently to the substrate and composed of electrode patterns extending in a second direction different from the first direction, and display elements each formed at the intersection of one electrode pattern of the first electrode group and one electrode pattern of the second electrode group. At least the first electrode group include electrode patterns one end of each of which is connected to a drive circuit and which have mutually different lengths from one ends to the others. Each of the electrode patterns has a laminated structure including a first conductor having a first sheet resistivity and a second conductor having a second sheet resistivity smaller than the first one. Each of the electrode patterns has a high-resistance region where the second conductor is removed. The lengths of the high-resistance regions are different depending on the lengths of the electrode patterns.

/続葉有/

WO 2005/098801 A1



ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

- (57) 要約: 表示装置は、基板と、前記基板上に隣接して配列され、第1の方向に延在する複数の電極パターンよりなる第1の電極群と、前記基板上に隣接して配列され、前記第1の方向とは異なる第2の方向に延在する複数の電極パターンよりなる第2の電極群と、各々、前記第1の電極群中の一つの電極パターンと前記第2の電極群中の一つの電極パターンの交点に対応して形成された、複数の表示要素とによりなり、少なくとも前記第1の電極群は、各々一端において駆動回路に接続され前記一端から他端までの長さが互いに異なる複数の電極パターンを含み、前記複数の電極パターンの各々は、第1のシート抵抗を有する第1の導電体と、前記第1のシート抵抗よりも小さい第2のシート抵抗を有する第2の導電体とを含む積層構造を有し、前記複数の電極パターンの各々には、前記第2の導電体を除去した高抵抗領域が設けられており、前記高抵抗領域の長さは、前記複数の電極パターン毎に、前記電極パターンの長さに応じて異なる。

## 明 細 書

### 表示装置

### 技術分野

[0001] 本発明は一般に表示装置に係り、特に電流駆動型の発光素子を用いた表示装置に関する。

### 背景技術

[0002] 従来の表示装置は、主に液晶表示装置により構成されているが、最近ではスマート表示装置により構成された表示装置が使われ始めている。さらに、有機EL表示装置により表示装置を構成することも行われている。

[0003] このような表示装置を安価に提供するには、パッシブマトリクス型の駆動構成を使うのが好ましい。パッシブマトリクス駆動構成を使うことにより、アクティブマトリクス駆動構成で必要な薄膜トランジスタを省略することができる。

[0004] 図1は、このようなパッシブマトリクス駆動構成の表示装置10の概略的構成を示す。

[0005] 図1を参照するに、表示装置10は表示領域11Aを形成された表示基板11を含み、前記基板11上にはX方向およびY方向に多数の走査ライン11aおよびデータライン11bがそれぞれ延在している。

[0006] さらに前記基板11には前記走査ライン11aの一つを選択的に駆動する駆動回路12Aと前記データライン11bの一つあるいは複数を選択的に駆動する駆動回路12Bとが接続されている。

[0007] そこで前記駆動回路12Aにより一つの走査ライン11aを選択し、駆動回路12Bにより一つあるいは複数のデータライン11bを選択することにより、前記選択された走査ライン11aとデータライン11bとの交点に対応する一または複数の画素が同時に発光する。

[0008] 一般に前記駆動回路12A, 12Bは集積回路チップの形に形成されており、前記表示基板11との間は、表示装置の小型化のため、配線パターンが印刷されたフレキシブル基板により接続されるのが一般的である。このような実装形態は、チップ・オン・フィルム(COF)として知られている。特にCOF実装技術により駆動回路を実装する場

合には、フレキシブル基板の圧着に適したITO( $\text{In}_2\text{O}_3 \cdot \text{SnO}_2$ )パターンが使われることが多い。

## 発明の開示

### 発明が解決しようとする課題

- [0009] 本発明の発明者は、特に有機EL素子やプラズマ表示装置など、電流駆動型の表示装置を駆動する際に、駆動回路を走査ラインあるいはデータラインに接続する配線パターンの長さがラインごとに異なると、駆動が不均一になる問題が生じるのを見た。
- [0010] 図2, 3は、図1の表示装置10の駆動回路12Aと走査ライン11aとの接続部11Cの構成を示す。
- [0011] 図2, 3を参照するに、前記接続部11CはAlよりなる走査ライン11aに接続されるITO配線パターン11cより構成されているが、前記ITO配線パターン11cのピッチが前記駆動回路12Aと接続される側では、前記表示領域11Aに比べ、駆動回路の電極ピッチに対応して縮小されているのがわかる。なお図2では前記接続部11Cにおいて前記ITO配線パターン11cは直線的に延在し、その結果、前記ITO配線パターン11cのパターン間隔が駆動回路12Aと接続される側と表示領域の側とで変化するのに対し、図3では前記パターン間隔が一定に維持される。
- [0012] 図2および図3のいずれの場合であっても、前記ITO配線パターン11cの前記接続部11Cにおける長さは基板中央部と基板周辺部とで異なり、基板周辺部では基板中央部よりも長くなるのが避けられない。これに伴い、前記接続部11Cでは基板中央部と基板周辺部とでITO配線パターン11cの抵抗が異なり、これに伴い、発光強度も基板中央部と基板周辺部とで異なる可能性がある。
- [0013] 例えば、前記走査ライン引出し部11aを構成するITO配線パターン11cのシート抵抗を $10\Omega/\square$ とした場合、前記ITO配線パターン11cの配線抵抗は、配線長を5m m、配線幅を $50\mu\text{m}$ とすると $1\text{k}\Omega$ となり、上記 $10\text{mA}$ の駆動電流により、ITO配線パターン11cに沿って $10\text{V}$ に達する電圧降下が生じることがわかる。
- [0014] このような電圧降下に加え、図2あるいは3に示すような、接続部11CにおいてITO配線パターン11cのピッチが変化し、このため基板中央部と周辺部とで走査ライン11

aを構成するITO配線パターン11cの長さが異なるような構成においては、基板中央の走査ライン11aにおいて配線抵抗が最小となり、上下端の走査ライン11aにおいてITO配線パターン11cの配線抵抗が最大となるのが避けられない。そこで例えば前記ITO配線パターン11cとしてシート抵抗が $10\Omega/\square$ 、配線幅 $10\mu m$ のものを使った場合、前記ITO配線パターン11cの長さの差が10mmだと、基板中央部の走査ライン11aと基板周辺部の走査ライン11aとの間において駆動電圧に20Vに達する差が生じることがわかる。

- [0015] すなわち、本発明の発明者による調査の結果、このような構成の表示装置では、20Vの駆動電圧を印加しても点灯しない画素が、ディスプレイ基板11の周辺部に生じることになるのが明らかとなった。
- [0016] 一般に、ITOパターンの抵抗値を、ITOパターン上にCrなどの低抵抗材料を積層することで低減する技術は公知である。しかしこのような方法では、図2、3の接続部11Cにおけるような、ディスプレイ基板上におけるITO配線パターンの長さの差に起因する抵抗変化を、個々のITO配線パターンに対応して補償することはできない。
- [0017] このような個々のITO配線パターンの長さに起因する抵抗変化を補償する方法として、ITO配線パターンの長さに対応してパターン幅を変化させることも考えられる。例えば100本の走査ライン11aのうち、中央の走査ライン11aの前記接続部11CにおけるITO配線パターン11cの配線長が5mm、パターン幅が $20\mu m$ で、基板上端あるいは下端における配線長が10mmであった場合を考えると、前記中央の走査ライン11aから上端あるいは下端の走査ライン11aに向かってITO配線パターン11cの幅を $0.4\mu m$ きざみで $40\mu m$ まで増加させれば、前記接続部11Cにおける配線長の差に起因する抵抗値の変化は補償することができる。
- [0018] しかし、実際のITOパターンのパターン幅精度は $\pm 1\mu m$ 程度もあり、抵抗値のばらつきがパターン幅 $20\mu m$ の場合 $\pm 5\%$ 、 $40\mu m$ の場合 $\pm 2.5\%$ となり、このような工程を実際に行うのは困難である。またこのようなパターン幅を調整する方法は、莫大な設計工数を必要とする。

特許文献1：米国特許公開第2001-050799号公報

特許文献2：特開2002-162647号公報

特許文献3:特開2002-221536号公報

特許文献4:特開昭62-124529号公報

## 課題を解決するための手段

[0019] 本発明の一観点によれば、

基板と、

前記基板上に隣接して配列され、第1の方向に延在する複数の電極パターンよりなる第1の電極群と、

前記基板上に隣接して配列され、前記第1の方向とは異なる第2の方向に延在する複数の電極パターンよりなる第2の電極群と、

各々、前記第1の電極群中の一つの電極パターンと前記第2の電極群中の一つの電極パターンの交点に対応して形成された、複数の表示要素によりなる表示装置であって、

少なくとも前記第1の電極群は、各々一端において駆動回路に接続され前記一端から他端までの長さが互いに異なる複数の電極パターンを含み、

前記複数の電極パターンの各々は、第1のシート抵抗を有する第1の導電体と、前記第1のシート抵抗よりも小さい第2のシート抵抗を有する第2の導電体とを含む積層構造を有し、

前記複数の電極パターンの各々には、前記第2の導電体を除去した高抵抗領域が設けられており、

前記高抵抗領域の長さは、前記複数の電極パターン毎に、前記電極パターンの長さに応じて異なる表示装置が提供される。

## 発明の効果

[0020] 本発明によれば、前記区間長が、前記第1の電極群を構成する個々の電極パターンで異なり、その結果、前記第1の電極群を構成する電極パターンの全長にわたる抵抗値が電極パターン毎に変化するような場合でも、前記第2の導電体の長さを前記区間長に応じて変化させることで、このような抵抗値の変化を補償することが可能で、表示装置において、より一様な表示を実現することができる。

[0021] 本発明のその他の課題および特徴は、以下に図面を参照しながら行う本発明の詳

細な説明より明らかとなろう。

### 図面の簡単な説明

- [0022] [図1]従来のパッシブマトリクス駆動型表示装置の概略的構成を示す図である。
- [図2]本発明が解決する課題を示す図である。
- [図3]本発明が解決する課題を示す図である。
- [図4]本発明の第1実施例によるパッシブマトリクス駆動型有機EL表示装置の概略的構成を示す図である。
- [図5]図4の有機EL表示装置の一部を示す断面図である。
- [図6]図4の有機EL表示装置の接続部の詳細な構成を示す図である。
- [図7A]図4の有機EL表示装置の接続部の断面構造を示す図である。
- [図7B]図4の有機EL表示装置の接続部の断面構造を示す図である。
- [図8]本発明の第2実施例によるパッシブマトリクス駆動型有機EL表示装置の概略的構成を示す図である。
- [図9]図8の有機EL表示装置の接続部の詳細な構成を示す図である。
- [図10A]図8の有機EL表示装置の接続部の断面構造を示す図である。
- [図10B]図8の有機EL表示装置の接続部の断面構造を示す図である。
- [図11]本発明による有機EL表示装置の特性を示す図である。
- [図12]図6の有機EL表示装置の一変形例を示す図である。
- [図13]本発明の第3実施例によるパッシブマトリクス駆動型有機EL表示装置の一部を示す図である。
- [図14]本発明の第4実施例によるパッシブマトリクス駆動型有機EL表示装置の一部を示す図である。
- [図15]本発明の第4実施例によるパッシブマトリクス駆動型有機EL表示装置の一部を示す図である。
- [図16]本発明の第5実施例によるパッシブマトリクス駆動型有機EL表示装置の一部を示す図である。

### 符号の説明

- [0023] 10, 20, 40 有機EL表示装置

11, 21 基板  
11A, 21A 表示領域  
11C, 21C, 41C 接続部  
11a, 21a 走査ライン  
11b, 21b データライン  
11c 配線パターン  
12A, 12B, 22A, 22B 駆動回路  
20A 正孔輸送層  
20B 発光層  
20C 電子輸送層  
20D 陰極  
20E 有機EL素子  
21T, 41T 端子部  
21a<sub>1</sub>, 41a<sub>1</sub> ITOパターン  
21a<sub>2</sub>, 41a<sub>2</sub> Crパターン  
21c 配線パターン

### 発明を実施するための最良の形態

#### [0024] [第1実施例]

図4は、本発明の第1実施例によるパッシブマトリクス駆動型有機EL表示装置20の構成を示す。

[0025] 図4を参照するに、表示装置20は全体としては図1の表示装置10と同様な構成を有しており、表示領域21Aを形成された表示基板21を含み、前記基板21上にはX方向およびY方向に多数の走査ライン21aおよびデータライン21bが延在している。

[0026] さらに前記基板21上には前記走査ライン21aの一つを選択的に駆動する駆動回路22Aと前記データライン21bの一つあるいは複数を選択的に駆動する駆動回路22Bとが接続されている。

[0027] そこで前記駆動回路22Aにより一つの走査ライン21aを選択し、駆動回路22Bにより一つあるいは複数のデータライン21bを選択することにより、前記選択された走査ラ

イン21aとデータライン21bとの交点に対応する一または複数の画素が同時に発光する。

[0028] 図5は、図4表示装置20のデータライン21bに沿った断面図を示す。

[0029] 図5を参照するに、前記データライン21bはガラス基板21上に平行にパターニングされており、陽極を構成する。各々のデータライン21b上には正孔輸送層20Aと発光層20Bと電子輸送層20Cとを積層した有機EL素子20Eが、典型的にはマスクを使った蒸着法により、繰り返し形成されており、このようにして形成された有機EL素子20Eは前記ガラス基板21上においてマトリクス状に配列される。

[0030] このようにマトリクス状に配列した有機EL素子20Eの間の空間は絶縁膜(図示せず)により充填され、さらに前記有機EL素子20Eのうち、X方向に整列した一群の有機EL素子を結ぶように、Alなどよりなる陰極20Dが形成される。前記陰極20Dは、図4の構成における走査ライン21aを構成する。

[0031] 図6は、図1、2の接続部21Cに対応する、前記走査ライン21aと駆動回路22Aとの接続部21Cの構成を詳細に示す。

[0032] 図6を参照するに、前記接続部21Cにおいては前記表示領域21Aを延在する走査ライン21aの繰り返し間隔が、前記駆動回路22Aを構成する集積回路チップの端子間に合わせて縮小されており、これに伴って前記表示領域21A中を平行に延在していた走査ライン21aの端部から延在する配線パターン21cが前記接続部21Cにおいて屈曲されている。なお、以下に説明するように、前記配線パターン21cは、ITOパターン21a<sub>1</sub>と、前記ITOパターン21a<sub>1</sub>上に形成された低抵抗のCrパターン21a<sub>2</sub>との積層により構成されている。

[0033] より具体的に説明すると、前記接続部21Cは、前記走査ライン21aの端部から延在する配線パターン21cが前記表示領域21Aにおける延在方向(X方向)に対して斜めに延在する区間Aと、前記配線パターン21cが前記区間Aの先で再び前記X方向に延在し、前記駆動回路22Aとの接続のための端子部21Tに連続する区間Bとより構成されており、区間A、Bのいずれにおいても、異なった走査ライン21aに対応する配線パターン21cは、互いに平行に延在している。

[0034] 図6において、前記区間Aは、前記複数の配線パターン21cのうち、中央部の最も

配線長の短いパターンにおける長さがゼロとなり、最も外側で最も配線長の長いパターンにおける長さが最大( $L_{a_{max}}$ )となるように定義されており、また前記区間Bは、前記複数のITO配線パターン21cのうち、中央部の最も配線長の短いパターンにおける長さが最大( $L_{bmax}$ )となり、最も外側で最も配線長の長い配線パターンにおける長さがゼロになるように定義されている。

- [0035]かかる構成の結果、前記区間Aにおける配線長は、最も外側のITO配線パターン21cから中央部の最も短い配線パターン21cに向かって直線的に減少し、また区間Bにおける配線長は、最も外側の配線パターン21cから中央部の最も短い配線パターン21cに向かって直線的に増加する。
- [0036]本実施例においては、前記区間Bを第1の区間 $B_1$ および第2の区間 $B_2$ にさらに分割し、図7A、7Bに示すように前記第2の区間 $B_2$ において前記低抵抗Cr膜21a<sub>2</sub>を選択的に除去することで区間 $B_1$ における配線パターン21c中のCrパターン21a<sub>2</sub>の長さをトリミングし、配線パターン21cの抵抗値を一定値に合わせている。ただし図7Aは前記区間 $B_1$ における配線パターン21cの断面を、図7Bは前記区間 $B_2$ における配線パターン21cの断面を示している。
- [0037]このように、本発明では前記区間 $B_2$ において低抵抗Cr膜21a<sub>2</sub>を選択的に除去することにより、前記区間 $B_2$ に等価的な抵抗要素を挿入している。その際、本実施例においては前記抵抗要素の抵抗値を、図7A、7Bに示すようにパターン21aの幅Waを調整するのではなく、前記区間 $B_2$ の長さを調整することにより、精度よく設定することができる。
- [0038]以下、このようなトリミングの具体的な手順を説明する。
- [0039]図6を再び参照するに、先にも述べたように前記走査ライン21aを構成する電極群の中央部では、区間Aの長さLa(mm)はゼロである。そこで、前記配線群の最も外側での前記配線パターンの長さLaをLamax(mm)とすると、配線群の中央部と最外部との間で、配線パターンの長さLa( $L_{a_k}$ )は直線的に変化し、k番目の配線長La<sub>k</sub>は
- [0040] [数1]

$$La_k = -\frac{2La_{\max}}{n} k + La_{\max}, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0041] [数2]

$$La_k = \frac{2La_{\max}}{n} k - La_{\max}, \left( \frac{n}{2} < k \leq n \right)$$

で与えられる。

[0042] 一方、区間Bの長さLb(mm)も同様に直線的に変化し、配線群中央で最大、配線群の最外端部でゼロとなる。そこで配線群中央でのLbをLb<sub>max</sub>とするとき、k番目の配線長Lb<sub>k</sub>は

[0043] [数3]

$$Lb_k = \frac{2Lb_{\max}}{n} k, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0044] [数4]

$$Lb_k = \frac{2La_{\max}}{n} k - La_{\max}, \left( \frac{n}{2} < k \leq n \right)$$

で与えられる。

- [0045] なお、図6の構成において、前記Cr膜21bを設ける部分は、端子部21TにCr膜などの低抵抗補助配線を設けることによって生じる機械的強度の低下を避けるため、前記区間B<sub>1</sub>とし、前記Cr膜21bは前記区間Aから連続して延在するように形成するのが好ましい。
- [0046] 先にも説明したように、区間Bは図7Aに対応したITO膜21a<sub>1</sub>とCr膜21a<sub>2</sub>が積層した区間B<sub>1</sub>と、図7Bに対応したITO膜21a<sub>1</sub>のみの区間B<sub>2</sub>より構成され、前記走査ライン21a各々の延在部の長さを、前記区間B<sub>1</sub>においてLb<sub>1k</sub> (mm)、前記区間B<sub>2</sub>においてLb<sub>2k</sub> (mm)とする。
- [0047] 前記ITO膜21a<sub>1</sub>のシート抵抗をRito (Ω／□)、Cr膜21a<sub>2</sub>のシート抵抗をR<sub>aux</sub> (Ω／□)とし、前記区間Aにおける線幅をWa (mm)、区間Bの線幅をWb (mm)とすると、前記区間AおよびBでの配線抵抗Ra<sub>k</sub>、Rb<sub>k</sub>は、
- [0048] [数5]

$$Ra_k = \frac{Rito \bullet Raux}{Rito + Raux} \bullet \frac{La_k}{Wa}$$

$$Rb_k = \frac{Rito}{Wb} \left( \frac{Raux}{Rito + Raux} Lb1_k + Lb2_k \right)$$

で与えられる。

- [0049] そこで、k番目の走査ライン21aに対応した接続部21Cの配線抵抗R<sub>k</sub>は
- $$R_k = Ra_k + Rb_k$$

で与えられる。

[0050] 次に、上記をもとに、Cr膜 $21a_2$ を補助配線パターンとして使った配線抵抗の均一化(トリミング)を検討する。

[0051] このような配線の抵抗均一化は、上式で $R_k$ が、 $k$ にかかわらず常に一定となる $Lb1_k$ ,  $Lb2_k$ を求める問題に帰着する。

[0052] ここで簡単のため $0 \leq k \leq n/2$ の範囲で考えると、 $k = n/2$ の、すなわち配線群中央部のパターンの $Lb2_{n/2}$ 、すなわち $Lb_{n/2}$ は、

$$Lb1_k + Lb2_k = Lb_{\max}$$

の関係より、

[0053] [数6]

$$Lb2_{(n/2)} = \frac{Raux}{Rito + Raux} \cdot \frac{Wb}{Wa} \cdot \left( 1 + \frac{Raux}{Rito} \right) \cdot La_{\max} - \frac{Raux}{Rito} \cdot Lb_{\max}$$

と表される。ただし、ここでは以下の導出を行っている。

[0054]  $k = n/2$ のとき、関係

[0055] [数7]

$$Rb_k = \frac{Rito}{Wb} \left( \frac{Raux}{Rito + Raux} \right) Lb1_k + Lb2_k$$

が成立する。

[0056] ここで、

[0057] [数8]

$$C1 = \frac{Rito}{Wb}, C2 = \frac{Raux}{Rito + Raux}$$

とおくと、

関係式

[0058] [数9]

$$Rb_k = C1(C2 \bullet Lb1_k + Lb2_k) ,$$

$$Lb2_k = \frac{Rbk}{C1} - C2 \bullet Lb1_k = Lb_{\max} - Lb1_k ,$$

$$Lb1_k = \frac{1}{C2-1} \left( \frac{Rb_{(n/2)}}{C1} - Lb_{\max} \right) ,$$

$$Lb2_k = \frac{Rb_{(n/2)}}{C1} - C2 \bullet Lb1_k = \frac{Rb_{(n/2)}}{C1} - \frac{C2}{C2-1} \left( \frac{Rb_{(n/2)}}{C1} - Lb_{\max} \right)$$

が得られる。

[0059] 全てのパターンで抵抗が等しい条件が課せられるため、トリミング後においては0番目のRa<sub>k</sub>、すなわちRa<sub>(0)</sub>とn/2番目のRb<sub>k</sub>すなわちRb<sub>(n/2)</sub>は等しくなければならない。すなわち、関係式

[0060] [数10]

$$Rb_{(n/2)} = Ra_{(o)} = C1 \frac{La_{\max}}{Wa} \bullet Rito$$

が成立し、このことから、関係式

[0061] [数11]

$$\begin{aligned} Lb2k &= \frac{C2 \bullet Rito}{C1} \bullet \frac{La_{\max}}{Wa} - \frac{C2}{C2-1} \left( \frac{C2 \bullet Rito}{C1} \bullet \frac{La_{\max}}{Wa} \right) - Lb_{\max} \\ &= \frac{Raux}{Rito + Raux} \bullet \frac{Wb}{Wa} \bullet \left( 1 + \frac{Raux}{Rito} \right) \bullet La_{\max} - \frac{Raux}{Rito} \bullet Lb_{\max} \end{aligned}$$

が得られる。

[0062] ところで、 $k=0$ の場合、配線群最外端部の $Lb2_k$ 、すなわち $Lb2_{(1)}$ は0となり、 $Lb2_k$ は0から $Lb2_{(n/2)}$ まで直線的に変化する。したがって、トリミング後における $k$ 番目の配線長 $Lb2_k$ は、

[0063] [数12]

$$Lb2_k = \frac{2Lb2_{(n/2)}}{n} k, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0064] [数13]

$$Lb2_k = -\frac{2Lb2_{(n/2)}}{n} k + 2Lb2_{(n/2)}, \left( \frac{n}{2} < k \leq n \right)$$

と求められる。

- [0065] このように、本実施例においては前記接続部21Cにおいて走査ライン21aから延在する配線群のうち、中央部に配線パターンの配線長を求めて、容易に抵抗値のトリミングを行うことができる。
- [0066] このような抵抗値のトリミングを行う場合、前記区間B<sub>2</sub>における前記配線パターンのフォトマスクを、上式より求められた配線パターンデータに則って作成すればよく、特別な工数は必要としない。
- [0067] 例えば、上記パラメータがL<sub>a<sub>max</sub></sub>=10mm, L<sub>b<sub>max</sub></sub>=5mm, W<sub>a</sub>=20 μm, W<sub>b</sub>=20 μm, R<sub>ito</sub>=10 Ω/□, R<sub>aux</sub>=2 Ω/□, n=100である場合、上式より、区間Bにおける中央部(n/2番目)の配線長L<sub>b1<sub>(n/2)</sub></sub>, L<sub>b2<sub>(n/2)</sub></sub>は、L<sub>b1<sub>(n/2)</sub></sub>=4mm, L<sub>b2<sub>(n/2)</sub></sub>=1mm、またR<sub>ito</sub>とR<sub>aux</sub>の合成シート抵抗は、1.67 Ω/□となるので、前記区間Bの配線抵抗は、R<sub>b1<sub>(n/2)</sub></sub>=1.67×4000/20=334 Ω, R<sub>b2<sub>(n/2)</sub></sub>=10×1000/20=500 Ωとなる。
- [0068] 次に、本実施例において±1 μmのパターニング誤差が生じた時の抵抗のばらつきを評価する。
- [0069] 上で求めたL<sub>b1<sub>(n/2)</sub></sub>, L<sub>b2<sub>(n/2)</sub></sub>の値に対し、前記区間B<sub>1</sub>においてCr膜21a<sub>2</sub>が1 μm短くパターニングされていて、L<sub>b1<sub>(n/2)</sub></sub>=3.999mm, L<sub>b2<sub>(n/2)</sub></sub>=1.001mmである場合R<sub>b1<sub>(n/2)</sub></sub>=1.67×3999/20=333.92 Ω, R<sub>b2<sub>(n/2)</sub></sub>=10×1001/20=500.5 Ωとなり、抵抗値の変化は、-0.05%となる。同様に、前記区間B<sub>1</sub>において前記Cr膜21a<sub>2</sub>よりなる補助配線が1 μm長くパターニングされ、L<sub>b1<sub>(n/2)</sub></sub>=4001mm, L<sub>b2<sub>(n/2)</sub></sub>=0.999mmである場合、抵抗値の変化は+0.05%となる。
- [0070] このように、本発明によれば、配線幅を調整することで抵抗調整に比べ、2桁の精度向上が達成できる。

## [第2実施例]

図8は、本発明の第2実施例による有機EL表示装置40の概略的構成を、図9は前記表示装置40の走査電極に沿った断面図を示す。ただし図中、先に説明した部分に対応する部分には同一の参照符号を付し、説明を省略する。

- [0071] 図8を参照するに、表示装置40も図4の表示装置20と同様なパッシブマトリクス駆

動型の表示装置であるが、前記駆動回路22Aと前記走査ライン21aとを接続するのに、図6の接続部21Cの代わりに図9に示す接続部41Cを使う。

- [0072] 図9を参照するに、前記接続部41Cは平面図上では図6の接続部21Cと略同様な構成を有するが、前記走査ライン21cの延在部より構成される配線パターン21cの代わりに、前記走査ライン21aの端部に接続され、前記駆動回路22Aの端子に対応して形成された端子部41Tに収斂する配線パターン41cを含んでいる。
- [0073] 前記配線パターン41cは前記配線パターン21cと同様に、その延在方向に沿って区間Aと区間Bに分けられ、区間Aの区間長 $L_{a_k}$ は、最外部の走査ライン41aに対応する配線パターン41cで最大となり、中央部の走査ライン41aに対応する配線パターン41cでゼロとなる。
- [0074] また前記区間Bは区間 $B_1$ と $B_2$ とに分けられ、区間 $B_1$ では配線パターン41cは図10Aに示すように走査ライン41aと同様なITO膜41a<sub>1</sub>と銀合金膜41a<sub>2</sub>の積層構造を有するのに対し、前記区間 $B_2$ では配線パターン41cは図10Bに示すようにITO膜41a<sub>1</sub>のみより構成されている。この区間 $B_2$ のITOパターン41a<sub>1</sub>がさらに延在して、駆動回路22Aの電極と圧着される前記端子部41Tを構成している。
- [0075] 本実施例でも、先の実施例と同様に、前記配線パターン41cの前記区間 $B_1$ における区間長 $L_{b_k}$ をトリミングすることにより、前記接続部41Cにおいて走査ライン41a相互に生じる抵抗値の差を除去している。
- [0076] 前記銀合金としては銀とパラジウムあるいは銅の合金が使われ、これによりCrよりもさらに低いシート抵抗を実現することができる。一方、銀合金はCrよりもエレクトロマイクレーションあるいは酸化による特性の劣化を生じやすいため、図10Aに示すように前記区間B1において前記銀合金膜41a<sub>2</sub>は前記ITO膜41a<sub>1</sub>の下層に、前記ガラス基板21とITO膜41a<sub>1</sub>とにより保護されるように形成されている。
- [0077] 以下、図11の接続部11Cにおけるトリミングについて詳細に説明する。
- [0078] 先にも述べたように中央部の走査ライン41aに対応する配線パターン41cでは、前記区間Aにおける配線長Laはゼロとなるのに対し、この配線長Laは外側の走査ライン41aでは前記中央部からの距離に比例して直線的に増大する。
- [0079] そこで最外端の配線パターン41cの長さを $L_{a_{max}}$ (mm)とすると、中央(k=0)からk

番目の配線パターン41cの前記区間Aにおける配線長 $La_k$ は、

[0080] [数14]

$$La_k = -\frac{2La_{\max}}{n}k + La_{\max}, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0081] [数15]

$$La_k = \frac{2La_{\max}}{n}k - La_{\max}, \left( \frac{n}{2} < k \leq n \right)$$

と表される。

[0082] 一方、前記区間Bにおける前記配線パターン41cの長さ $Lb$ (mm)も同様に基板中央部から外側に向かって直線的に変化し、中央の走査ライン41aに対応する配線パターン41cで最大、最外端でゼロになる。そこで前記中央部における区間長 $Lb$ を $Lb_{\max}$ とすると、中央部から $k$ 番目の配線長 $Lb_k$ は、

[0083] [数16]

$$Lb_k = \frac{2Kb_{\max}}{n}k, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0084] [数17]

$$Lbk = -\frac{2Lb_{\max}}{n} k + 2Lb_{\max}, \left( \frac{n}{2} < k \leq n \right)$$

と表される。

- [0085] ここで前記ITO膜41a<sub>1</sub>のシート抵抗をRito(Ω／□), 銀合金膜41a<sub>2</sub>のシート抵抗をRaux(Ω／□)とし、区間Aにおける前記ITO膜41a<sub>1</sub>の幅、従って配線パターン41cの幅をWa, また区間Aにおける銀合金膜41a<sub>2</sub>の幅をWa'、区間Bにおける前記ITO膜41a<sub>1</sub>の幅、従って配線パターン41cの幅をWb, また区間Bにおける銀合金膜41a<sub>2</sub>の幅をWb' とすると、区間AおよびBの配線抵抗Ra<sub>k</sub>, Rb<sub>k</sub>は、それぞれ
- [0086] [数18]

$$Ra_k = \frac{R_{ito} \bullet R_{aux}}{R_{ito} \frac{Wa'}{Wa} + R_{aux}} \bullet \frac{La_k}{Wa}$$

$$Rb_k = \frac{R_{ito}}{Wb} \left( \frac{R_{aux}}{R_{ito} \bullet \frac{Wb'}{Wb} + R_{aux}} Lb1_k + Lb2_k \right)$$

と表され、前記接続部41Tにおけるk番目の配線パターン41cの抵抗R<sub>k</sub>は、

$$R_k = Ra_k + Rb_k$$

と表される。ここでLb1<sub>k</sub>, Lb2<sub>k</sub>は、前記配線パターン41cの前記区間B<sub>1</sub>およびB<sub>2</sub>における配線長を表す。

- [0087] 次に、前記配線長Lb1<sub>k</sub>, Lb2<sub>k</sub>のトリミングについて説明する。
- [0088] 先の実施例の場合と同様、トリミングの目的は、前記抵抗R<sub>k</sub>を全てのパターンで同一値に設定することである。以下では簡単のため、0≤k≤n/2の場合を取り扱う。

[0089]  $k=n/2$ の場合、すなわち中央部の配線パターン41cを考えると、その長さ $Lb2_k$ 、すなわち $Lb2_{(n/2)}$ は、関係 $Lb1_k + Lb2_k = Lb_{max}$ より、

[0090] [数19]

$$Lb2_{(n/2)} = \frac{R_{aux} \bullet Wb}{R_{ito} \bullet Wb' + R_{aux} \bullet Wa} \bullet \left( 1 + \frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} \right) \bullet La_{max} - \frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} \bullet Lb_{max}$$

と表される。

[0091]  $k=n/2$ の場合、上記関係

[0092] [数20]

$$Rb_k = \frac{R_{ito}}{Wb} \left( \frac{\frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} \bullet Lb1_k + Lb2_k}{\frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} + R_{aux}} \right)$$

において

[0093] [数21]

$$C1 = \frac{R_{ito}}{Wb}$$

$$C2 = \frac{R_{aux}}{R_{ito} \bullet \frac{Wb'}{Wb} \bullet R_{aux}}$$

とおくと、以下の表現が得られる。

$$Rb_k = C1(C2 \bullet Lb1_k + Lb2_k)$$

[0094] [数22]

$$Lb2_k = \frac{Rb_k}{C1} - C2 \bullet Lb1_k = Lb_{max} - Lb1_k$$

$$Lb1_k = \frac{1}{C2-1} \left( \frac{Rb_{(n/2)}}{C1} - Lb_{max} \right)$$

$$Lb2_k = \frac{Rb_{(n/2)}}{C1} - C2 \bullet Lb1_k = \frac{Rb_{(n/2)}}{C1} - \frac{C2}{C2-1} \left( \frac{Rb_{(n/2)}}{C1} - Lb_{max} \right)$$

ここで

[0095] [数23]

$$C3 = \frac{R_{aux}}{R_{ito} \bullet \frac{Wa'}{Wa} + R_{aux}}$$

とおくと、抵抗 $Ra_k$ は、

[0096] [数24]

$$Ra_k = C3 \bullet R_{ito} \bullet \frac{La_k}{Wa}$$

と表されるが、トリミング後においては全ての配線パターン41cで抵抗が等しいとの条件から、0番目の $Ra_k$ 、すなわち $Ra_{(0)}$ と $n/2$ 番目の $Rb_k$ 、すなわち $Rb_{(n/2)}$ は等しくなければならない。

[0097] すなわち、

[0098] [数25]

$$Rb_{(n/2)} = Ra_{(0)} = C3 \frac{La_{\max}}{Wa} \bullet R_{ito}$$

が成立することになるが、これから

[0099] [数26]

$$\begin{aligned} Lb2_k &= \frac{C3 \bullet R_{ito}}{C1} \bullet \frac{La_{\max}}{Wa} - \frac{C2}{C2-1} \left( \frac{C3 \bullet R_{ito}}{C1} \bullet \frac{La_{\max}}{Wa} - Lb_{\max} \right) \\ &= \frac{R_{aux}}{R_{ito} \bullet \frac{Wa}{Wa} + R_{aux}} \bullet \frac{Wb}{Wa} \bullet \left( 1 + \frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} \right) \bullet La_{\max} - \frac{R_{aux}}{R_{ito}} \bullet \frac{Wb}{Wb'} \bullet Lb_{\max} \end{aligned}$$

となり、上記関係が得られる。

[0100] 一方、 $k=0$ の場合、すなわち最外端の配線パターン41cを考えると、長さ $Lb2_k (= Lb2_{(0)})$ はゼロとなり、 $Lb2_k$ は、ゼロから $Lb2_{(n/2)}$ まで直線的に変化する。

[0101] 従って、トリミング後における $k$ 番目の配線長は、

[0102] [数27]

$$Lb2_k = \frac{2Lb2_{(n/2)}}{n} k, \left( 0 \leq k \leq \frac{n}{2} \right)$$

および

[0103] [数28]

$$Lb2_k = -\frac{2Lb2_{(n/2)}}{n} k + 2Lb2_{(n/2)}, \left( \frac{n}{2} < k \leq n \right)$$

と求められる。

[0104] ここで上式のパラメータを、 $Lamax=10mm$ ,  $Lbmax=5mm$ ,  $Wa=20\mu m$ ,  $Wb=20\mu m$ ,  $Wa'=15\mu m$ ,  $Wb'=15\mu m$ ,  $Rito=10\Omega/\square$ ,  $Rmax=0.2\Omega/\square$ ,  $n=100$ として、前記配線長は、

$Lb1_{(n/2)}=4.867(mm)$ 、 $Lb2_{(n/2)}=0.133(mm)$ と求められる。

[0105] さらに $R_{ito}$ と $R_{aux}$ の合成シート抵抗は、 $0.196\Omega/\square$ となるので、前記区間Bにおける配線パターン41cの配線抵抗は、

$Rb1_{(n/2)}=0.260\times4897/20=63.21\Omega$ 、

$Rb2_{(n/2)}=10\times133/20=66.5\Omega$ 、

と求められる。

[0106] 次に、本実施例におけるトリミングに対するパターニング誤差の影響を評価する。

[0107] 上記最適配線長 $Lb1_{(n/2)}$ ,  $Lb2_{(n/2)}$ において $-1\mu m$ のパターニング誤差が生じた場

合を考えると、 $Lb1_{(n/2)} = 3.999\text{ (mm)}$ 、 $Lb1_{(n/2)} = 1.001\text{ (mm)}$ となるが、この場合、 $Rb1_{(n/2)} = 0.260 \times 4866 / 20 = 63.26\Omega$ 、 $Rb2_{(n/2)} = 10 \times 134 / 20 = 67\Omega$ 、となり、-0.5%の抵抗変化が生じると予想される。

- [0108] 同様に上記最適配線長 $Lb1_{(n/2)}$ 、 $Lb1_{(n/2)}$ において $+1\mu\text{m}$ のパターニング誤差が生じた場合を考えると、 $Lb1_{(n/2)} = 4.001\text{ (mm)}$ 、 $Lb1_{(n/2)} = 0.999\text{ (mm)}$ となるが、この場合には+0.5%の抵抗変化が生じると予想される。
- [0109] このように本実施例によるトリミングにおいても、パターン幅を調節してトリミングを行った場合に比べ、10倍以上のトリミング精度を確保することが可能になる。
- [0110] 図11は、前記実施例1および2によるトリミングを行った場合の、走査ライン21aあるいは41a全体の配線抵抗およびこれに伴う電圧降下、さらに前記配線抵抗の最大値と最小値の差 $\Delta R$ 、および前記 $\Delta R$ に伴って生じる電圧降下の最大値と最小値の差 $\Delta V$ を、比較例1および2と共に示す。ただし比較例1では、Cr膜あるいは銀合金などの補助配線は設けておらず、抵抗値のトリミングは配線パターン11cの幅を調整することにより行っている。また比較例2ではCr膜を補助配線として設けているが、抵抗値のトリミングは、配線パターン21cの幅を調整することにより行っている。これに対し、実験例1は先に説明した実施例1に対応し、トリミングを図6の区間B<sub>1</sub>における補助配線、すなわちCrパターン21a<sub>2</sub>の配線長の調整により行っている。また実験例2は先に説明した実施例2に対応し、トリミングを図11の区間B1における補助配線、すなわちAg合金パターン41a<sub>2</sub>の配線長の調整により行っている。
- [0111] 図11を参照するに、比較例の場合、抵抗値の変動 $\Delta R$ は $750\Omega$ あるいは $125.1\Omega$ に達し、これに対応して電圧降下の差 $\Delta V_{drop}$ も $10\text{mA}$ の駆動電流が流れた場合、 $7.5\text{V}$ あるいは $1.25\text{V}$ に達する。これに対し、本発明では、接続部21Cあるいは41Cにおける配線長差に起因する配線パターン21cあるいは41cの抵抗値の変動 $\Delta R$ が、実験例1の場合 $83.4\Omega$ まで、また実験例2の場合には $15.1\Omega$ まで低減され、これに伴い、電圧降下の差 $\Delta V_{drop}$ も実験例1の場合 $0.83\text{V}$ まで、実験例2の場合には $0.15\text{V}$ まで減少しているのがわかる。
- [0112] なお、以上の説明では、前記区間B<sub>1</sub>とB<sub>2</sub>とで、配線長 $Lb1_k$ と配線長 $Lb2_k$ とが番号k

と共に直線的に変化する場合を考察したが、本発明のように配線長でトリミングする場合には、図11からもわかるように多少のパターニング誤差が生じても抵抗値の変動には余り影響しないため、例えば図12に示すように、区間B1での配線長Lb<sub>1\_k</sub>および区間B2での配線長Lb<sub>2\_k</sub>を、階段状に、あるいは円弧状に変化させることも可能である。ただし図12中、先に説明した部分には同一の参照符号を付し、説明を省略する。

[0113] なお、図6あるいは11の接続部11Cあるいは21Cは、必要に応じてデータ電極21bと駆動回路22Bの接続部にも設けることができる。

#### [第3実施例]

図13は、本発明の第3実施例によるパッシブマトリクス駆動型有機EL表示装置の構成の一部を示す。ただし図13中、先に説明した部分には対応する参照符号を付し、説明を省略する。

[0114] 図13は、先に説明した図7Aと同様な、区間B1における断面図であるが、本実施例によるパッシブマトリクス駆動有機EL表示装置は、先に図6で説明した有機EL表示装置20の一変形例であり、これらとほぼ同様な構成を有するが、前記ITOパターン21a<sub>1</sub>と低抵抗パターン21a<sub>2</sub>の位置が相対的にずれている点で相違している。

[0115] このような場合でも、前記端子部21Tにおいては、前記低抵抗Cr膜21a<sub>2</sub>を除去することにより、ITOパターン21a<sub>1</sub>のみが露出され、図7Bと同一の断面構造が得られる。したがって、本実施例においても、フレキシブル基板に対してITOパターンを介した良好な圧着が実現される。

#### [第4実施例]

図14は、本発明の第4実施例によるパッシブマトリクス駆動型有機EL表示装置の構成の一部を示す。ただし図14中、先に説明した部分には対応する参照符号を付し、説明を省略する。

[0116] 図14は、先に説明した図7Aと同様な、区間B1における断面図であるが、本実施例によるパッシブマトリクス駆動有機EL表示装置は、先に図6で説明した有機EL表示装置20の一変形例であり、これらとほぼ同様な構成を有するが、前記ITOパターン21a<sub>1</sub>と低抵抗パターン21a<sub>2</sub>の位置が上下で入れ替わっている点で相違している。

すなわち、前記Crパターン $21a_2$ が下側パターンとなり、ITOパターン $21a_1$ が下側パターンとなっている。

[0117] このような場合でも、前記端子部 $21T$ においては、前記低抵抗Cr膜 $21a_2$ を除去することにより、ITOパターン $21a_1$ のみが露出され、図7Bと同一の断面構造が得られる。したがって、本実施例においても、フレキシブル基板に対してITOパターンを介した良好な圧着が実現される。

[0118] 図15は、図14のさらなる変形例であり、図14における上側ITOパターン $21a_1$ と下側Crパターン $21a_2$ の関係が相対的にずれている場合を示す。

[0119] このような場合であっても、前記前記端子部 $21T$ においては、前記低抵抗Cr膜 $21a_2$ を除去することにより、ITOパターン $21a_1$ のみが露出され、図7Bと同一の断面構造が得られる。したがって、本実施例においても、フレキシブル基板に対してITOパターンを介した良好な圧着が実現される。

#### [第5実施例]

図16は、本発明の第5実施例によるパッシブマトリクス駆動型有機EL表示装置の構成の一部を示す。ただし図16中、先に説明した部分には同一の参照符号を付し、説明を省略する。

[0120] 図16を参照するに、本実施例においては、前記区間 $B1$ において前記ITOパターン $21a_1$ 上に形成された低抵抗Crパターン $21a_2$ を一または複数箇所において除去し、これにより、この部分に抵抗を発生させている。

[0121] そこで、このような抵抗形成箇所を、各々の配線パターン $21c$ に、対応する走査ライン $21a$ の位置に応じて設けることにより、すなわちその個数あるいは長さを調整することにより、前記配線パターン $21c$ の抵抗値を、対応する走査ライン $21a$ に応じて調整することが可能になる。

[0122] さらに本発明は、有機EL表示装置のみならず、パッシブマトリクス駆動される他の電流駆動型表示装置、例えばプラズマ表示装置(PDP)、LEDアレイ表示装置、あるいは光源などにも適用可能である。

[0123] さらに、本発明は電流駆動型表示装置のみならず、パッシブマトリクス駆動型あるいはアクティブマトリクス駆動型の液晶表示装置にも適用可能である。

## 産業上の利用可能性

[0124] 本発明によれば、表示装置の表示領域を延在する駆動電極を収斂させて駆動回路に接続する接続部において、補助電極の長さをかかる接続部における配線パターンの長さに応じて変化させることにより、接続部において異なった配線パターン間で生じる抵抗差、従って電圧降下量の差を、配線パターンの位置にかかわらず一定に設定することが可能で、表示装置の均一な駆動が可能になる。

## 請求の範囲

[1] 基板と、

前記基板上に隣接して配列され、第1の方向に延在する複数の電極パターンよりなる第1の電極群と、

前記基板上に隣接して配列され、前記第1の方向とは異なる第2の方向に延在する複数の電極パターンよりなる第2の電極群と、

各々、前記第1の電極群中の一つの電極パターンと前記第2の電極群中の一つの電極パターンの交点に対応して形成された、複数の表示要素によりなる表示装置であつて、

少なくとも前記第1の電極群は、各々一端において駆動回路に接続され前記一端から他端までの長さが互いに異なる複数の電極パターンを含み、

前記複数の電極パターンの各々は、第1のシート抵抗を有する第1の導電体と、前記第1のシート抵抗よりも小さい第2のシート抵抗を有する第2の導電体とを含む積層構造を有し、

前記複数の電極パターンの各々には、前記第2の導電体を除去した高抵抗領域が設けられており、

前記高抵抗領域の長さは、前記複数の電極パターン毎に、前記電極パターンの長さに応じて異なる表示装置。

[2] 前記複数の電極パターンにおいて、前記高抵抗領域の長さは、電極パターンの長さと共に減少する請求項1記載の表示装置。

[3] 前記複数の電極パターンは、前記一端から他端まで、実質的に同一の抵抗値を有する請求項1記載の表示装置。

[4] 前記基板上には、前記複数の電極パターンが第1の間隔で平行に延在する表示領域と、前記表示領域中の前記複数の電極パターンの前記一端が、第2の、より小さな間隔で配列する端子領域と、前記表示領域中の前記複数の電極パターンが、前記端子領域中の対応する前記一端にそれぞれ接続される接続部とが含まれており、前記端子領域においては前記電極パターンの各々において前記第2の導電体が除去されており、前記高抵抗領域は、前記接続領域中に、前記端子領域に連続するよ

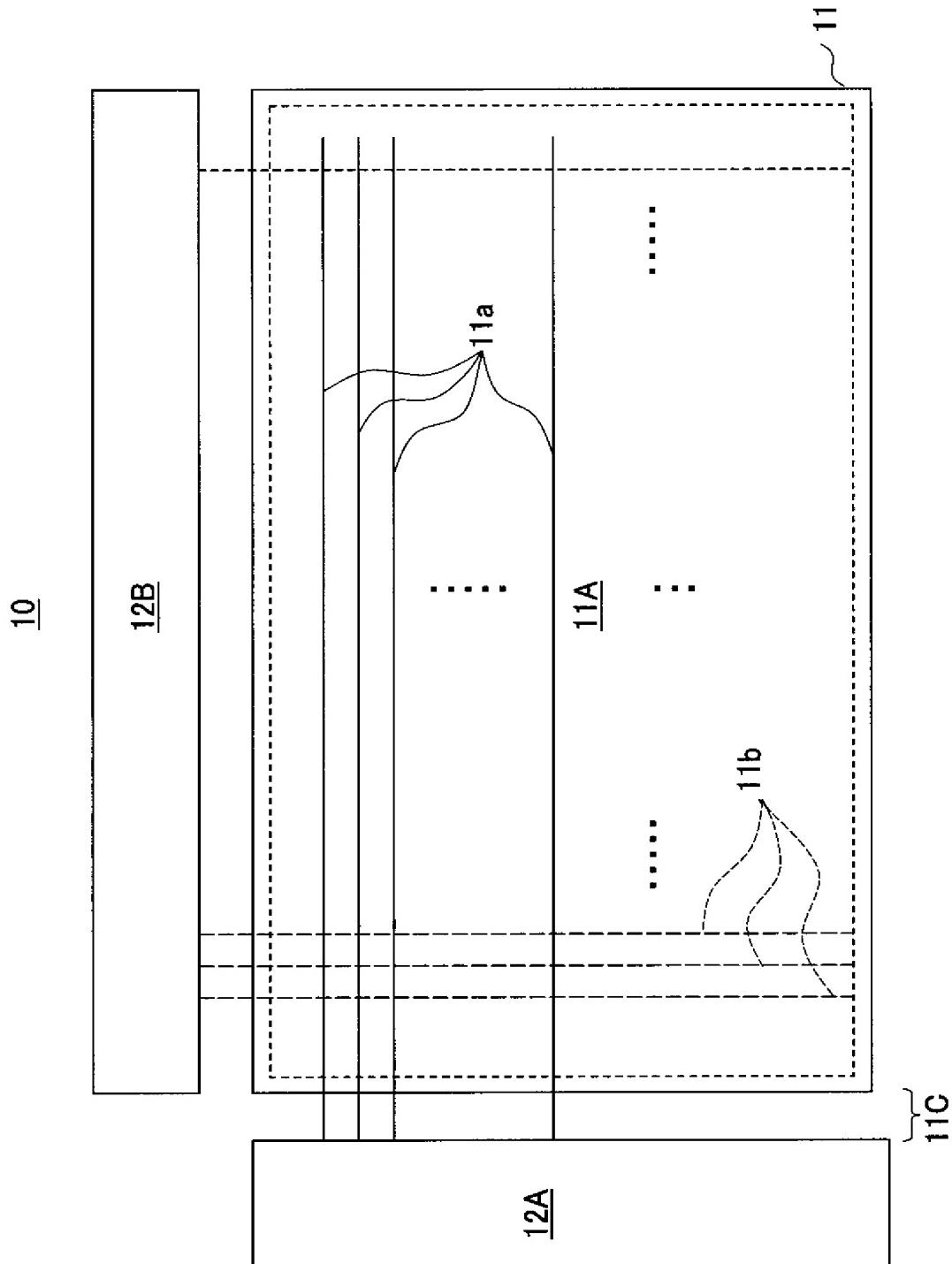
うに形成されている請求項1記載の表示装置。

- [5] 前記表示領域において前記第1の電極群を構成する前記複数の電極パターンは前記第2の方向に繰り返し形成されており、前記複数の電極パターンのうち、中央の電極パターンの長さが最短であり、前記電極パターンの長さは、前記中央の電極パターンから両外側方向に、対称的に増大する請求項4記載の表示装置。
- [6] 前記接続領域において、前記複数の電極パターンは平行関係を維持しながら延在する請求項5記載の表示装置。
- [7] 前記高抵抗領域は、前記中央の電極パターンにおいて最大の長さを有し、前記高抵抗領域の長さは、前記中央の電極パターンから両外側方向に、対称的に減少する請求項5記載の表示装置。
- [8] 前記高抵抗領域の長さは、前記中央の電極パターンから両外側方向に、前記中央の電極パターンからの距離に応じて直線的に減少する請求項7記載の表示装置。
- [9] 前記高抵抗領域の長さは、前記中央の電極パターンから両外側方向に、前記中央の電極パターンからの距離に応じて階段状に減少する請求項7記載の表示装置。
- [10] 前記第1の導電体は透明酸化物電極材料よりなり、前記第2の導電体は金属材料よりなる請求項1記載の表示装置。
- [11] 前記第2の導電体は、前記第1の導電体上に積層されている請求項1記載の表示装置。
- [12] 前記第2の導電体は、前記第1の導電体中に埋設されている請求項1記載の表示装置。
- [13] 前記第2の電極群中の電極パターンは、別の駆動回路に接続され、前記第1の電極群中の電極パターンは、前記第2の電極群中の電極パターンと共に、前記交点に形成された表示要素中を流れる駆動電流の電流路を形成する請求項1記載の表示装置。
- [14] 前記表示要素は有機EL表示装置である請求項1記載の表示装置。
- [15] 前記第2の導電体は前記第1の導電体に対し、前記電極パターンの幅方向に部分的に重なるように形成されている請求項11記載の表示装置。
- [16] 前記第1の導電体は、前記第2の導電体上に積層されている請求項1記載の表示

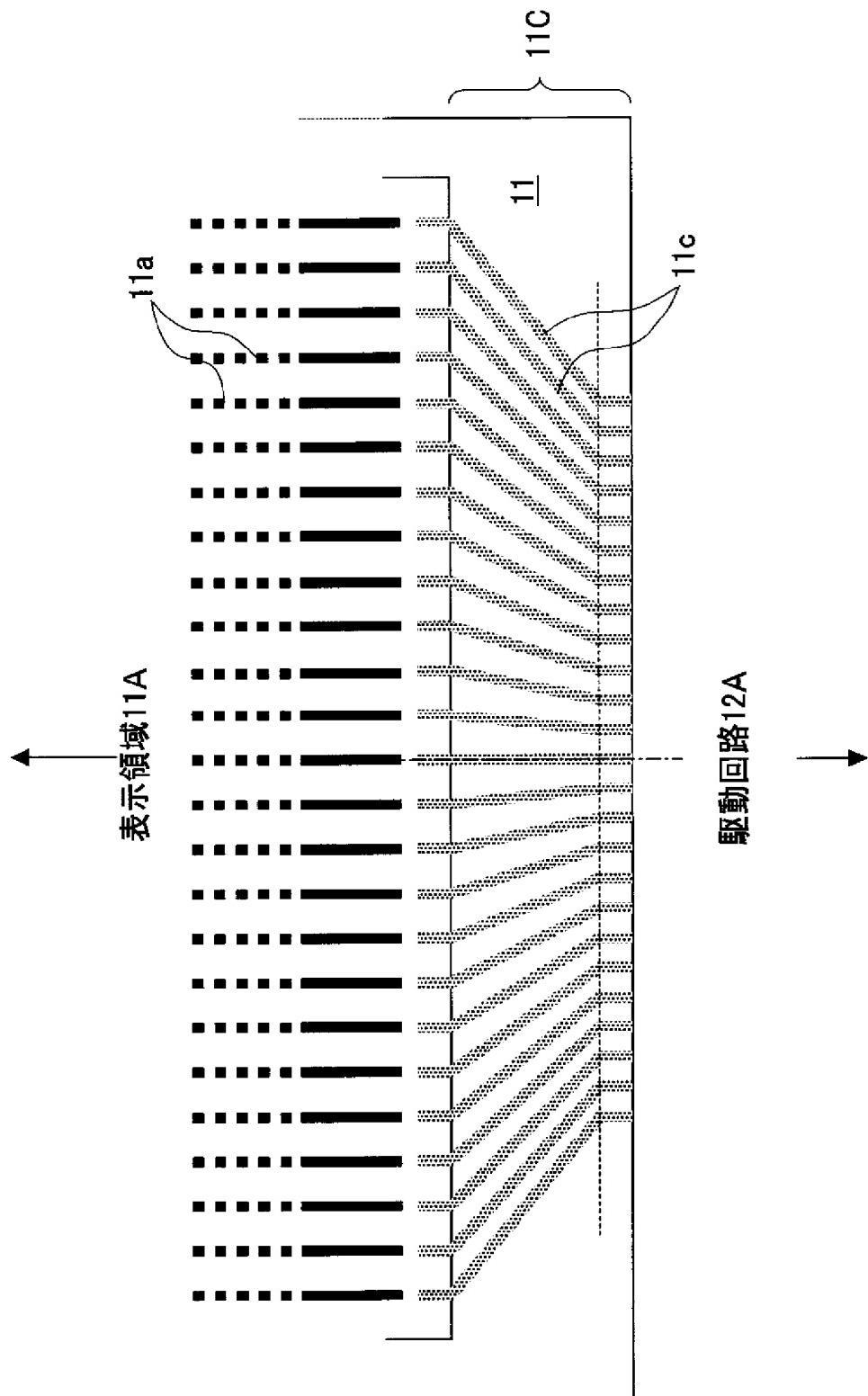
装置。

- [17] 前記第2の導電体は前記第1の導電体に対し、前記電極パターンの幅方向に部分的に重なるように形成されている請求項16記載の表示装置。
- [18] 前記基板上には、前記複数の電極パターンが第1の間隔で平行に延在する表示領域と、前記表示領域中の前記複数の電極パターンの前記一端が、第2の、より小さな間隔で配列する端子領域と、前記表示領域中の前記複数の電極パターンが、前記端子領域中の対応する前記一端にそれぞれ接続される接続部とが含まれており、前記接続領域においては前記電極パターンの各々において前記第2の導電体が複数箇所において除去されている請求項1記載の表示装置。

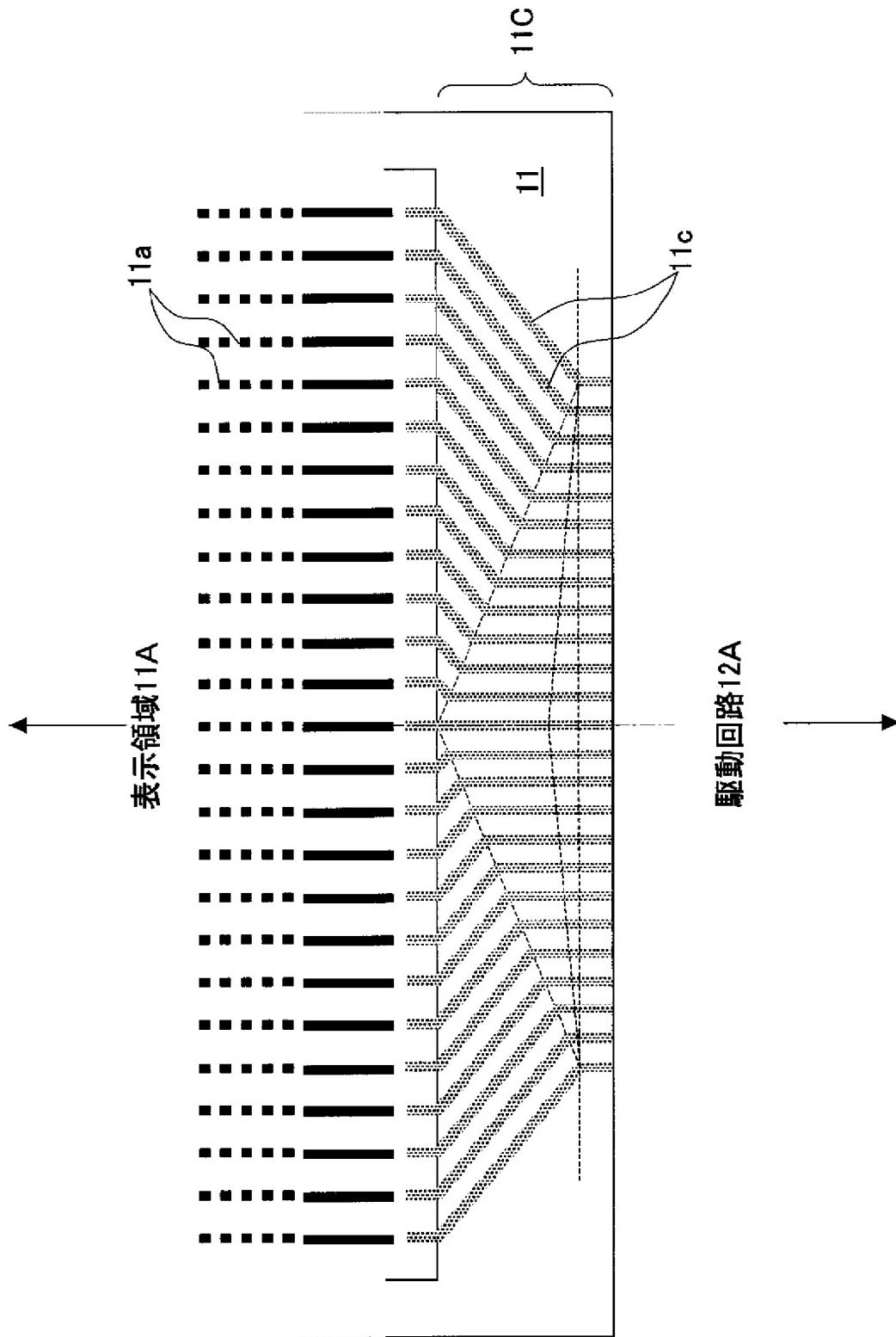
[図1]



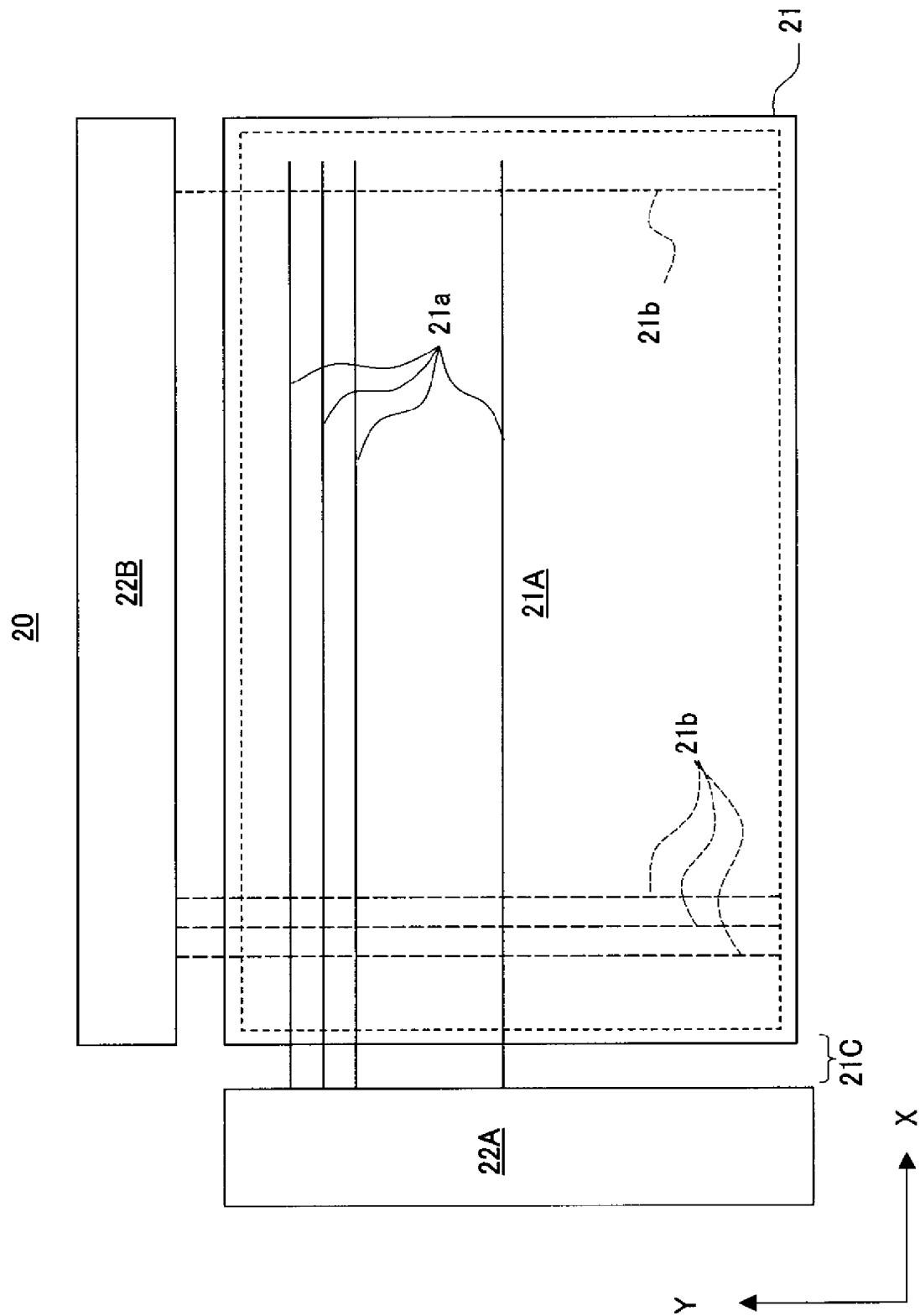
[図2]



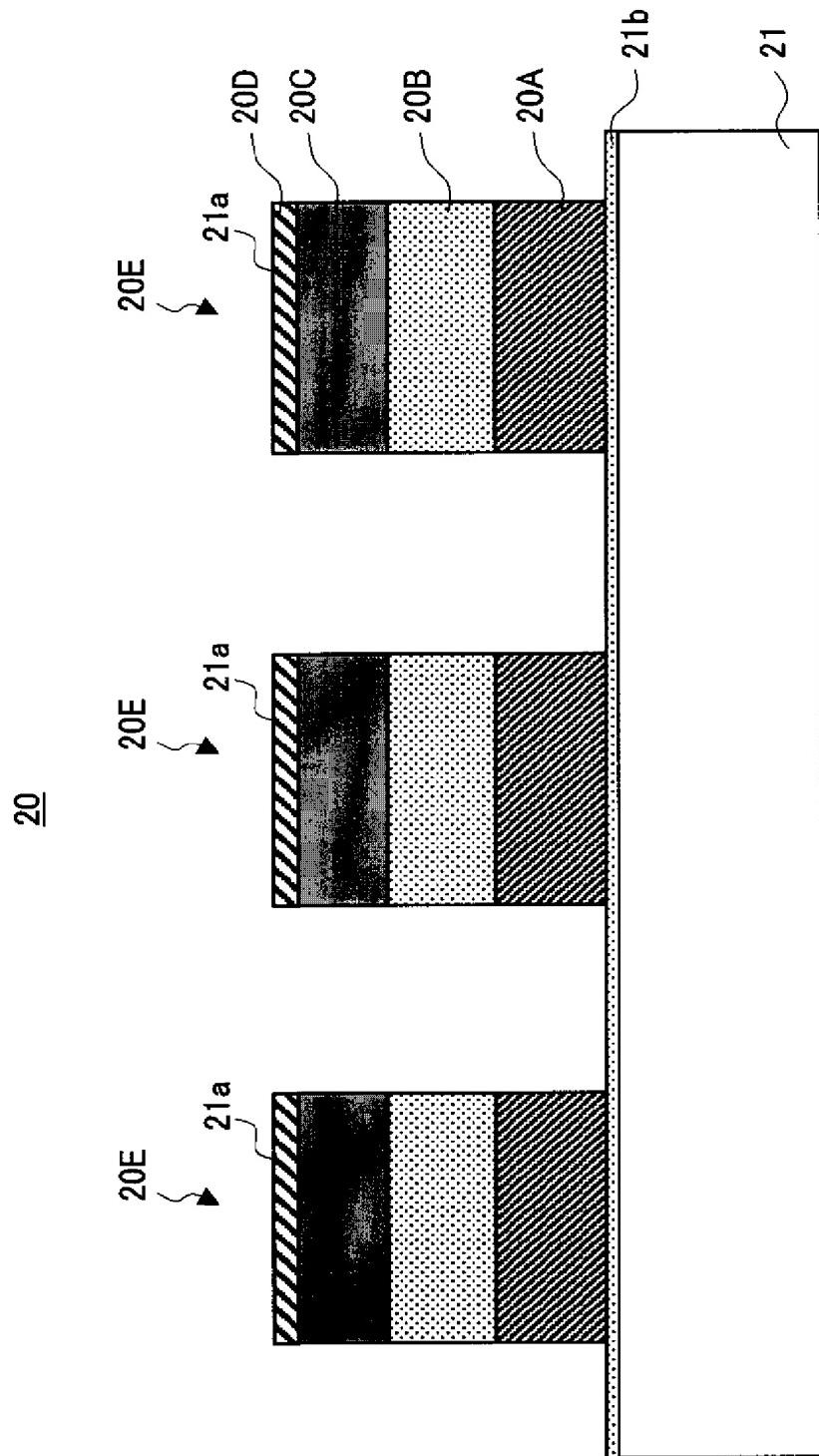
[図3]



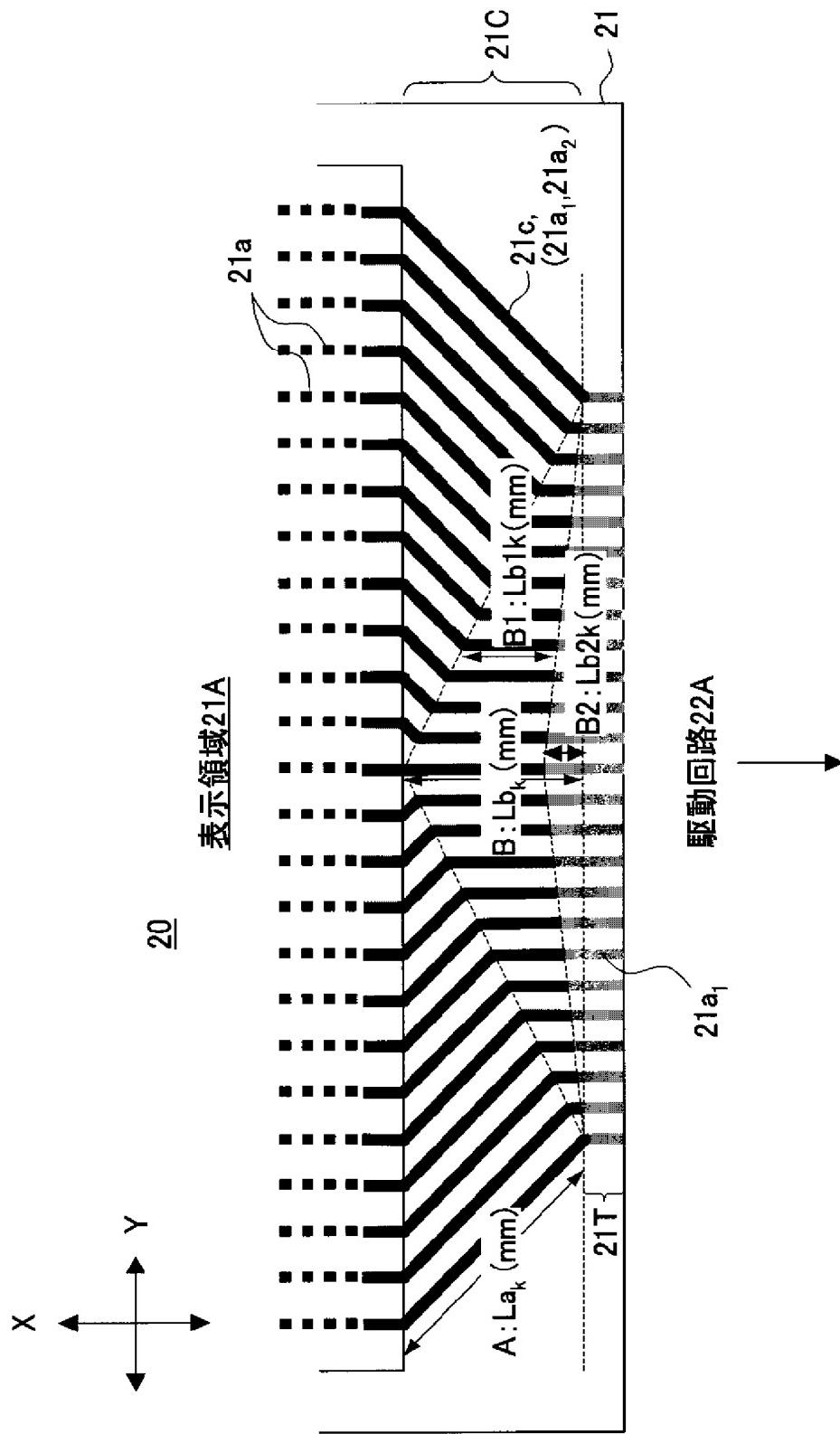
[図4]



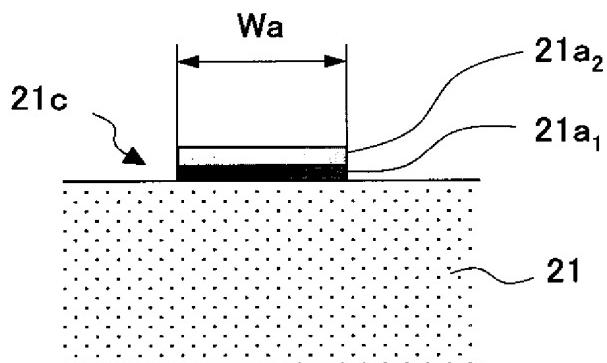
[図5]



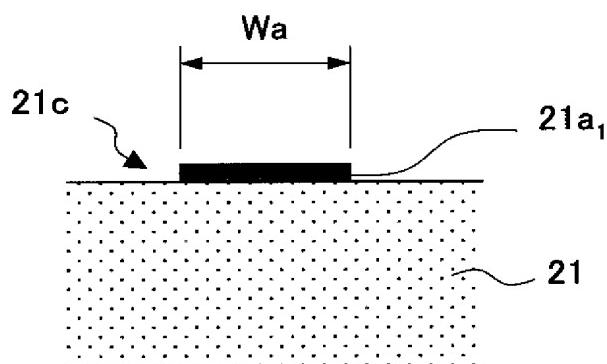
[図6]



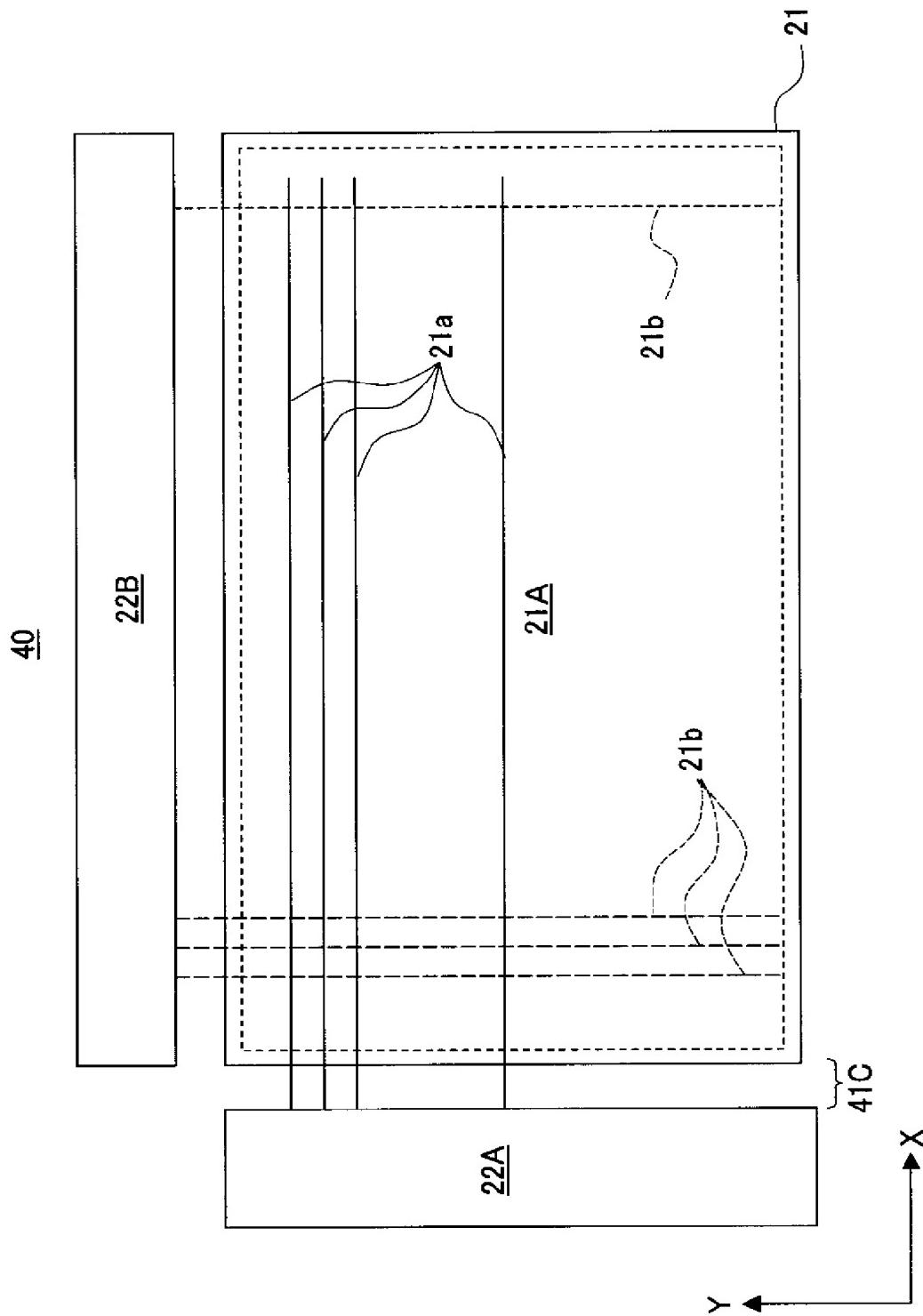
[図7A]

B1

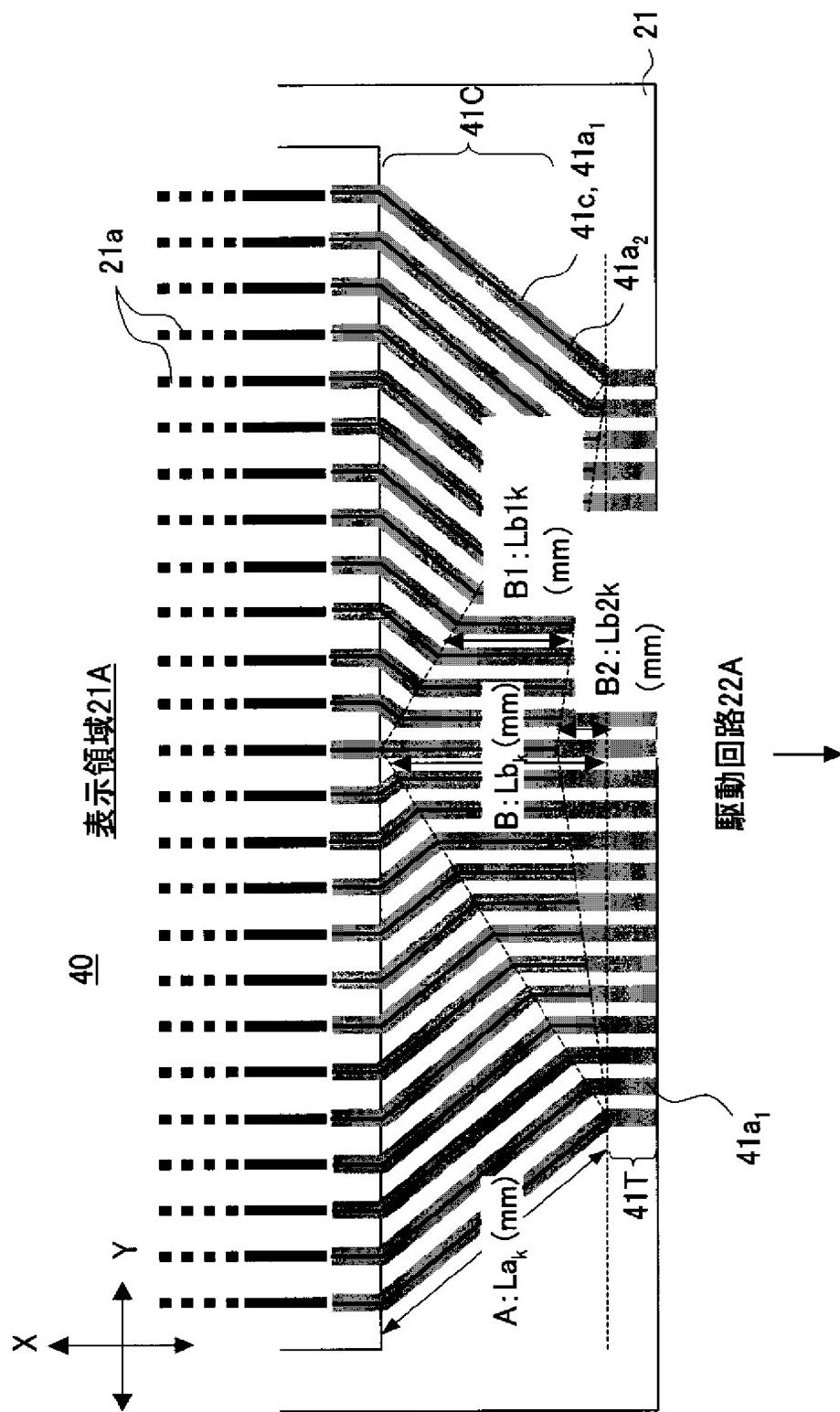
[図7B]

B2

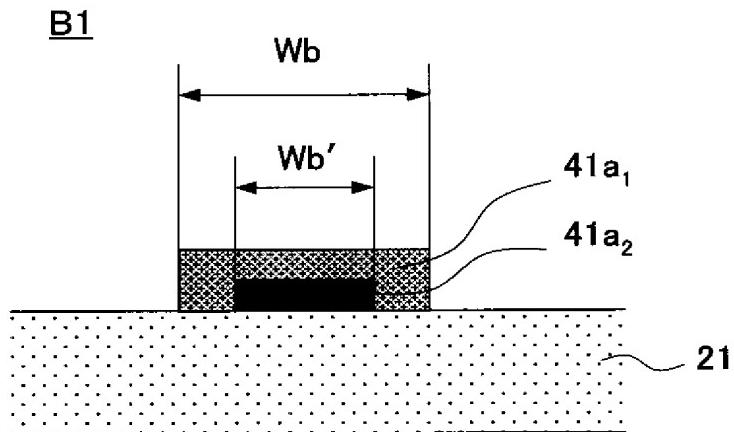
[図8]



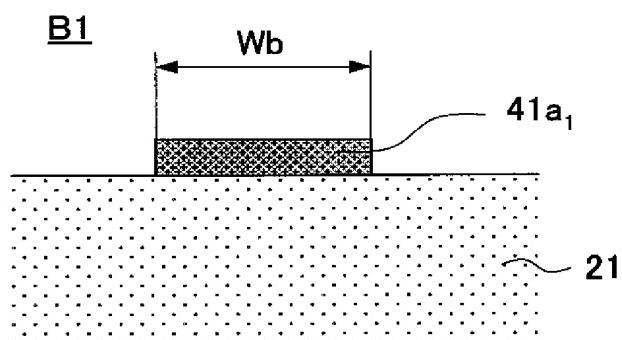
[図9]



[図10A]



[図10B]



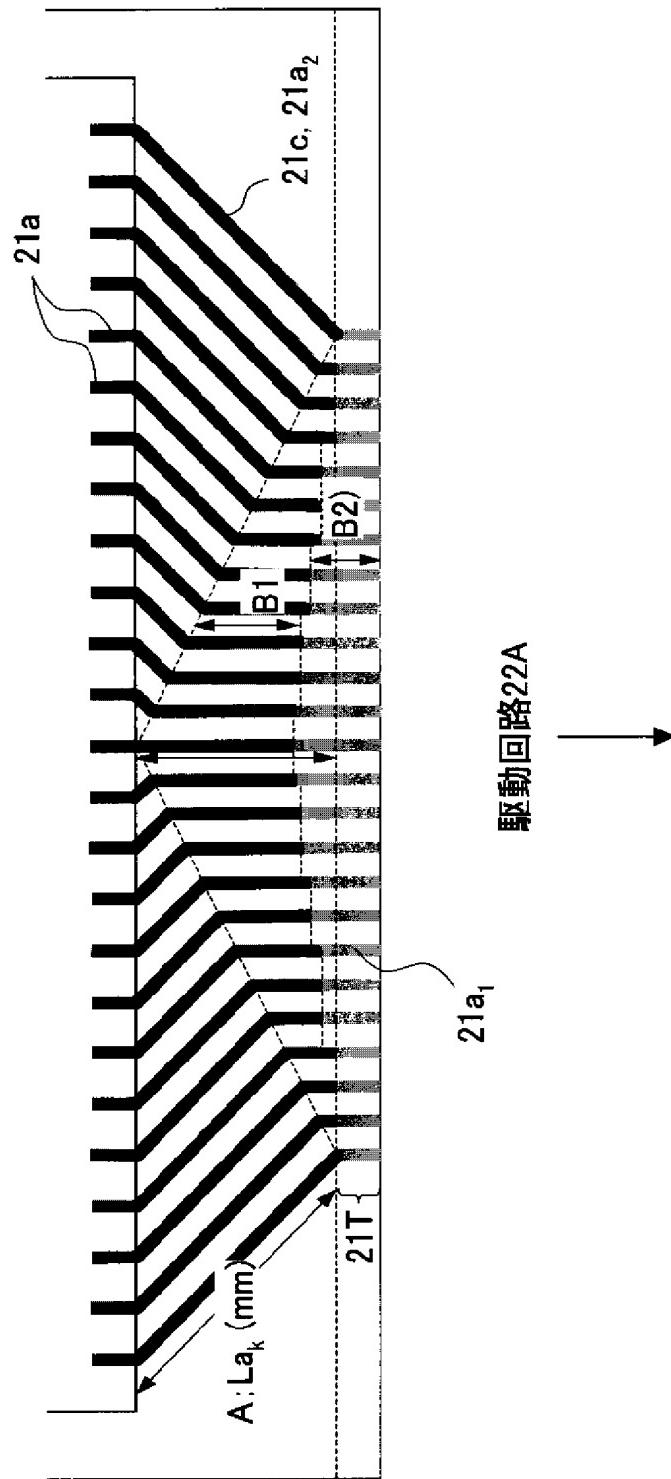
[図11]

|       | 補助配線<br>幅 | トリミング<br>幅 | 配線抵抗<br>(トリミング後) | 電圧降下<br>$V_{drop} @ 10mA$ | 抵抗ばらつき<br>$\Delta R$ | 電圧降下の差<br>$\Delta V_{drop} @ 10mA$ |
|-------|-----------|------------|------------------|---------------------------|----------------------|------------------------------------|
| 比較例 1 | -         | 5kΩ        | 50V              | 750Ω                      | 7.5V                 | 7.5V                               |
| 比較例 2 | クロム       | 834Ω       | 8.34V            | 125.1Ω                    | 1.25V                |                                    |
| 実験例 1 | クロム       | 834Ω       | 8.34V            | 83.4Ω                     | 0.83V                |                                    |
| 実験例 2 | 銀合金       | 130Ω       | 1.30V            | 15.1Ω                     | 0.15V                |                                    |

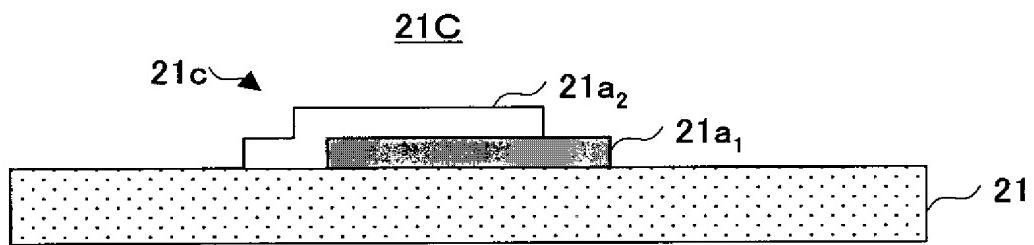
シート抵抗 ITO:10Ω/□, クロム:2Ω/□, 銀合金:0.2Ω/□  
 配線数:100, 配線長:5~10mm, 配線幅:ITOおよびクロムは20μm, 銀合金は15μm  
 パターニング誤差:±1μm

[図12]

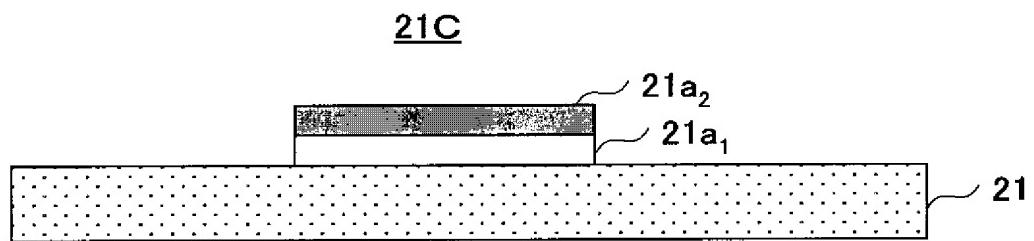
表示領域21A



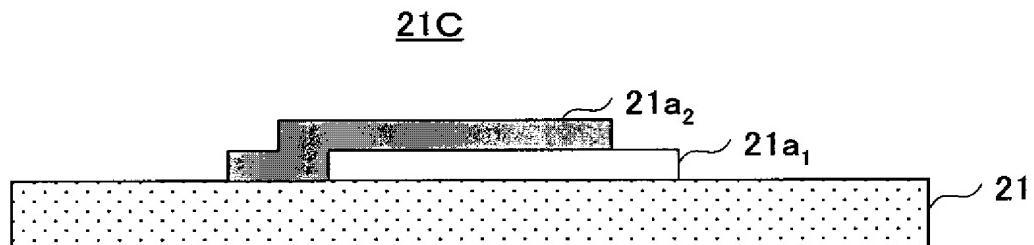
[図13]



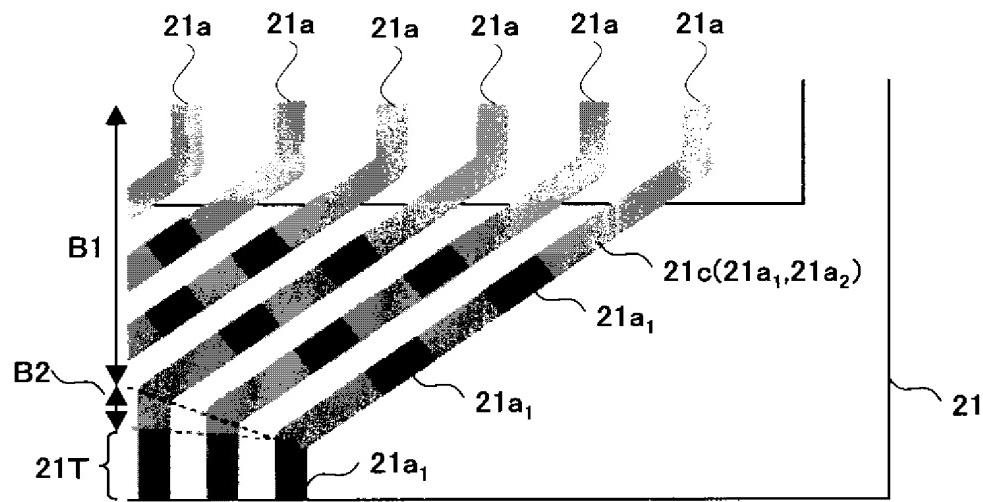
[図14]



[図15]



[図16]



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2005/004471

**A. CLASSIFICATION OF SUBJECT MATTER**

Int.Cl<sup>7</sup> G09F9/00, G09F9/33, H05B33/26, G02F1/1343

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G09F9/00-9/46, H05B33/12-33/28, G02F1/1343-1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2005 |
| Kokai Jitsuyo Shinan Koho | 1971-2005 | Toroku Jitsuyo Shinan Koho | 1994-2005 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category*   | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No.                           |
|-------------|---|---|
| X<br>Y<br>A | JP 10-339880 A (Hitachi, Ltd.),<br>22 December, 1998 (22.12.98),<br>Full text; all drawings<br>(Family: none)   | 1-7, 10, 12, 16<br>8, 9, 11,<br>13-15, 17<br>18 |
| Y           | JP 2001-118847 A (Sharp Corp.),<br>27 April, 2001 (27.04.01),<br>Abstract; Par. Nos. [0095] to [0112];<br>Figs. 1, 2<br>& US 6683669 B1                                       | 8, 9, 11, 15                                    |
| Y           | JP 2-67522 A (Jieko Kabushiki Kaisha),<br>07 March, 1990 (07.03.90),<br>Page 3, lower left column, line 8 to page 4,<br>upper right column, line 13; Fig. 1<br>(Family: none) | 11, 15  |

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
08 April, 2005 (08.04.05)

Date of mailing of the international search report  
26 April, 2005 (26.04.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/004471

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No. |
|-----------|--|-----------------------|
| Y         | JP 9-102395 A (Sony Corp.),<br>15 April, 1997 (15.04.97),<br>Par. Nos. [0024] to [0028]; Figs. 1 to 3<br>(Family: none)  | 13, 14                |
| Y         | JP 2003-295782 A (Rohm Co., Ltd.),<br>15 October, 2003 (15.10.03),<br>Par. Nos. [0020] to [0035]; Figs. 1 to 3<br>& US 2003/197475 A1 & JP 2003-332043 A<br>& JP 2003-332044 A   | 13, 14                |
| A         | JP 8-160444 A (Kabushiki Kaisha Nihon<br>Jidosha Buhin Sogo Kenshusho),<br>21 June, 1999 (21.06.99),<br>Abstract<br>(Family: none)   | 12                    |
| A         | JP 2-281237 A (Fujitsu Ltd.),<br>16 November, 1990 (16.11.90),<br>Claims; Figs. 1, 2<br>(Family: none)   | 12                    |
| A         | JP 2003-222899 A (Casio Computer Co., Ltd.),<br>08 August, 2003 (08.08.03),<br>Abstract<br>(Family: none)  | 1-18                  |
| A         | JP 4-184318 A (Matsushita Electric<br>Industrial Co., Ltd.),<br>01 July, 1992 (01.07.92),<br>Fig. 1<br>(Family: none)  | 1-18                  |
| A         | JP 2003-77685 A (LG Electronics Inc.),<br>14 March, 2003 (14.03.03),<br>Abstract; Par. Nos. [0004] to [0006]; Fig. 1<br>& US 2003/038591 A1 & KR 2003017696 A<br>& EP 1286397 A2 | 1-18                  |
| A         | JP 7-152043 A (Fujitsu Ltd.),<br>16 June, 1995 (16.06.95),<br>Abstract<br>(Family: none)   | 1-18                  |

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2005/004471

The inventions of claims 15-18 are not supported by the description and drawings of the international application whose priority is claimed.

## A. 発明の属する分野の分類(国際特許分類(IPC))

Int.Cl.<sup>7</sup> G09F9/00, G09F9/33, H05B33/26, G02F1/1343

## B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int.Cl.<sup>7</sup> G09F9/00-9/46, H05B33/12-33/28, G02F1/1343-1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2005年 |
| 日本国実用新案登録公報 | 1996-2005年 |
| 日本国登録実用新案公報 | 1994-2005年 |

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号              |
|-----------------|---|-------------------------------|
| X               | JP 10-339880 A (株式会社日立製作所)  | 1-7, 10, 12, 16               |
| Y               | 1998.12.22, 全文、全図<br>(ファミリーなし)  | 8, 9, 11, 13-15<br>, 17<br>18 |
| A               |   |                               |
| Y               | JP 2001-118847 A (シャープ株式会社)<br>2001.04.27, 要約、段落【0095】-【0112】、図1, 2<br>&US 6683669 B1 | 8, 9, 11, 15                  |

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

## 国際調査を完了した日

08.04.2005

## 国際調査報告の発送日

26.4.2005

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

伊藤 昌哉

2M 8808

電話番号 03-3581-1101 内線 3274

| C (続き) . 関連すると認められる文献 | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示  | 関連する請求の範囲の番号 |
|-----------------------|--|--------------|
| 引用文献の<br>カテゴリー*       |  |              |
| Y                     | JP 2-67522 A (ジエコー株式会社)<br>1990. 03. 07, 第3頁左下欄第8行—第4頁右上欄第13行、図1<br>(ファミリーなし)  | 11, 15       |
| Y                     | JP 9-102395 A (ソニー株式会社)<br>1997. 04. 15, 段落【0024】—【0028】、図1—3<br>(ファミリーなし)   | 13, 14       |
| Y                     | JP 2003-295782 A (ローム株式会社)<br>2003. 10. 15, 段落【0020】—【0035】、図1—3<br>&US 2003/197475 A1 &JP 2003-332043 A &JP 2003-332044 A                 | 13, 14       |
| A                     | JP 8-160444 A (株式会社日本自動車部品総合研修所)<br>1999. 06. 21, 要約<br>(ファミリーなし)  | 12           |
| A                     | JP 2-281237 A (富士通株式会社)<br>1990. 11. 16, 特許請求の範囲、図1, 2<br>(ファミリーなし)  | 12           |
| A                     | JP 2003-222899 A (カシオ計算機)<br>2003. 08. 08, 要約<br>(ファミリーなし)   | 1-18         |
| A                     | JP 4-184318 A (松下電器産業株式会社)<br>1992. 07. 01, 図1<br>(ファミリーなし)  | 1-18         |
| A                     | JP 2003-77685 A (エルジー電子株式会社)<br>2003. 03. 14, 要約、段落【0004】—【0006】、図1<br>&US 2003/038591 A1 &KR 2003017696 A &EP 1286397 A2<br>&CN 1416302 A | 1-18         |
| A                     | JP 7-152043 A (富士通株式会社)<br>1995. 06. 16, 要約<br>(ファミリーなし)   | 1-18         |

請求項15－18に係る発明は、優先権の主張の基礎となる国際出願の明細書又は図面には記載されていない。